

文章编号:1007-2780(2016)01-0080-07

用于四象限探测器光斑位置检测 的数据采集传输系统设计

杨兆龙^{1,2,*}, 陈云善¹, 伞晓刚¹, 张艳华³, 吴志勇¹

(1. 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033;

2. 中国科学院大学, 北京 100049;

3. 长春奥普光电技术股份有限公司, 吉林 长春 130033)

摘要:为了对四象限探测器输出的四路信号进行同步采集传输, 本文设计了一套高分辨率、高速率的同步数据采集传输系统。该系统首先以 FPGA 芯片 EP1C12Q240 为核心, 控制模数转换芯片 ADS1274 采集数据, 数据经过片内 FIFO 缓存, 然后按 Camera Link 协议将数据打包为 32×40 大小的图像, 图像经 Camera Link 接口传输到 PC 机, 最后使用图像采集卡采集图像数据, 并利用 MATLAB 编写软件实现图像解码与存储。实验结果表明: 该系统实现了分辨率为 24 bit、采样速率为 100 kHz 的 4 通道同步数据采集, 其有效分辨率可达 18.79 bit, 数据传输稳定可靠。满足了数据采集系统高分辨率、高速率的需求, 并且该方案也可方便地移植到其他应用中, 具有较好的可扩展性。

关键词: 数据采集; FPGA; Camera Link 协议

中图分类号: TP216⁺.2; TM930.9 **文献标识码:** A **doi:** 10.3788/YJYXS20163101.0080

Design of data acquisition and transmission system for quadrant detector detecting spot position

YANG Zhao-long^{1,2,*}, CHEN Yun-shan¹, SHAN Xiao-gang¹, ZHANG Yan-hua³, WU Zhi-yong¹(1. *Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China;*2. *University of Chinese Academy of Science, Beijing 100049, China;*3. *Changchun UP Optotech Co., Ltd, Changchun 130033, China)*

Abstract: In order to acquire synchronously and transfer four channels signal outputted by quadrant detector, a high-resolution, high-rate synchronous data acquisition and transmission system is designed. Firstly, an FPGA chip named EP1C12Q240 is selected as the core to control the acquisition of AD (ADS1274) and buffer data into FIFO on chip. Then the data is packaged into images consist of 32×40 pixels according to Camera Link protocol, and transferred to PC via Camera Link interface. Finally, the images are acquired by image acquisition, decoded using software programmed with

收稿日期: 2015-04-27; **修订日期:** 2015-08-17.

基金项目: 国家自然科学基金 (No. 11403064)

Supported by National Natural Science Foundation of China (No. 11403064)

* 通信联系人, E-mail: mmzhenren@163.com

MATLAB, and stored in PC. Experimental results show that the system, whose effective resolution is up to 18.79 bit, achieves a resolution of 24 bit, sampling rate of 100 kHz and 4-channel synchronous data acquisition, and can transfer data stably and reliably. The system meets the requirements of high resolution, high sample rate and synchronous acquisition. In addition, it has good scalability and could be ported to other applications.

Key words: data acquisition; FPGA; Camera Link protocol

1 引言

四象限光电探测器是一种提取光斑位置的探测器,具有频谱响应范围宽、定位精度高、解算速度快等优点,广泛应用于激光准直、激光对中、激光导向、激光制导、激光报警、激光侦查、激光自动跟踪等领域^[1]。影响四象限探测器光斑位置检测精度的因素有很多,如光斑解算模型、各环节引入噪声、探测器非均匀性等^[2]。为了深入研究提高四象限探测器光斑位置检测性能的方法,需要采集大量的原始数据并将其传输到 PC 机中,对各影响因素进行研究,因此设计一套高速率、高分辨率的四通道同步的数据采集系统就显得十分重要。

在数据采集传输系统中,数据传输接口的选择非常关键,它直接决定了系统能达到的速度上限。另外,在工程应用中,计算机或者工作站一般无法随着设备移动,所以对于通信距离也有一定的要求。现有的方案中,RS422 的传输速率低,USB3.0 传输距离有限,PCI-E 无法脱机工作,并且开发周期长,因此本文提出了一种新的数据传输解决方案,将 Camera Link 图像传输接口应用于数据采集,基于该方案设计了高分辨率、高速率的同步数据采集传输系统,实验结果表明,该系统可以满足四象限探测器光斑位置检测对数据采集系统的需求。

2 系统方案分析及设计

2.1 系统需求分析

四象限探测器是由 4 个性能完全一致的光电二极管按照直角坐标系要求制作而成的光电探测器,4 个象限输出的光电流分别为 I_A 、 I_B 、 I_C 、 I_D ,其经典的光斑位置解算算法如式(1)、式(2)所示^[3]。

$$\Delta_x = k \frac{(I_A + I_D) - (I_B + I_C)}{I_A + I_B + I_C + I_D}, \quad (1)$$

$$\Delta_y = k \frac{(I_A + I_B) - (I_C + I_D)}{I_A + I_B + I_C + I_D}. \quad (2)$$

Δ_x 、 Δ_y 分别为光斑中心在 X 轴和 Y 轴方向的偏移量。图 1 给出了四象限探测器原理示意图。

为了得到某一时刻光斑在四象限探测器光敏面上的位置,由公式(1)和(2)可以看出,四路光电流应尽量同时采集得到,若光电流不是同一时刻的值,在光斑快速运动时,计算出的光斑位置就会产生较大误差^[4],所以需要 AD 转换芯片具有同步采集功能。采集系统的采样速度越快,单位时间内得到的数据量就越多,就能在更宽的频谱范围下分析四象限探测器的特性,而采集系统的分辨率,直接影响了四象限探测器的位置分辨率。

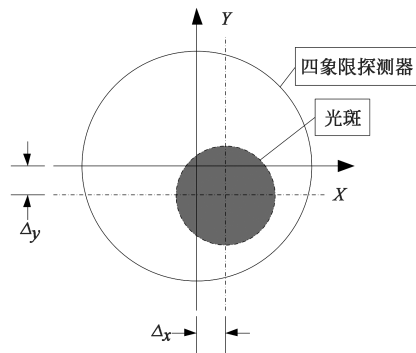


图 1 四象限探测器原理示意图

Fig. 1 Schematic diagram of quadrant detector

因此为了能够全面深入地研究四象限探测器的性能,数据采集系统需具有四路同步采集、高速、高分辨率的特点。但是采样速率和分辨率的提升,都需要更高的传输速率来支撑。若系统采样频率为 100 kHz,四路同步采集,分辨率为 24 bit,其数据量为 1.6 MB/s。表 1 对常见数据接口的数据速率、传输距离、复杂度等方面进行了比较。RS422 协议的最大传输速率为 1 MB/s,最大传输距离为 1 912 m,但是两者无法同时达到,一般来说,在传输速率为 100 kB/s 时,其传输距离能达到 100 m 左右;USB3.0 最大传输速率为 500

表 1 常用数据接口对比

Tab. 1 Comparison of several data interfaces

	最大传输速率	最大传输距离	是否可脱机	复杂度	环境温度/℃
RS422	1 MB/s	1 912 m	是	容易	-40~100
USB3.0	500 MB/s 不稳定	5 m	是	困难	-40~85
PCI-E	16 GB/s	—	否	困难	-40~100
Camera Link	850 MB/s	13 m	是	适中	-40~85

MB/s,但是由于计算机的影响,速率很不稳定,最大的传输距离仅为 5 m;PCI-E 的最大传输速率能达到 16 GB/s,但是无法脱机使用^[5-6];而 Camera Link 以 LVDS 低压差分的方式传输数据,最大传输速率为 850 MB/s,最大传输距离为 13 m,并且其协议透明,实现简单^[7-8]。经过比对,本设计将 Camera Link 图像传输接口应用于数据采集,提出了一种新的数据传输解决方案,基于该方案设计了高分辨率、高速率的同步数据采集传输系统,实验结果表明,该系统可以满足四象限探测器光斑位置检测对数据采集系统的需求。

2.2 系统方案设计

根据上节分析,四象限光斑检测系统的完整框图如图 2 所示,主要由四象限探测器、放大电路和数据采集传输系统构成,其中虚线框中的部分作为可以移动的设备,计算机或者工作站为远端的处理设备。本文设计的数据采集传输系统为图 2 实线方框中的部分,包括模数转换模块、FPGA 主控模块和图像数据传采集输解码模块。其具体工作过程如下:

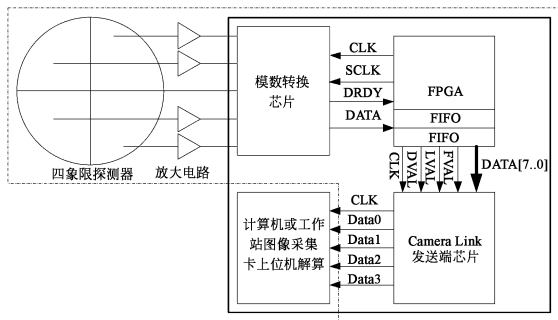


图 2 系统方案框图

Fig. 2 Block diagram of system

四象限探测器产生的光电流信号经放大后得到的电压信号,经由 ADS1274 模数转换芯片采集,转换成数字量,输入到 FPGA 中,在 FPGA 经过双 FIFO 缓冲和数码格式变换,将 AD 采集的四路数据转换为画幅为 $32 \text{ Pixels} \times 40 \text{ Pixels}$,帧频为 976 kHz 的图像数据,该图像数据经过 Camera Link 芯片编码后,以 LVDS(低压差分信号)的形式发送到图像采集卡,通过上位机解算出采集到的电压值,再利用公式(1)和(2)解算出光斑位置。

3 系统各模块设计

本系统可以分为 3 个模块:模数转换模块、FPGA 主控模块、图像数据传输采集解码。模数转换模块将模拟量转换为数字量,通过 FPGA 主控模块将其打包为图像数据,经过 Camera Link 发送到计算机,最后从图像数据中提取出采集的数字量,完成数据采集传输。

3.1 模数转换模块

本模块采用了德州仪器的 ADS1274 芯片,它是一款四通道同步采集,分辨率为 24 bit(现有最高分辨率),最高采样频率为 144 kHz 的 $\Delta\Sigma$ 型模数转换芯片。该芯片主要管脚有模拟输入,模式配置,数据接口。其结构框图见图 3。其中,模拟输入为差分输入,模式配置决定了数据接口,数据排列顺序,最高采样时钟,过采样率,工作的通道。在本系统中,将其配置为使用 SPI 接口传输,最高采样频率为 27 MHz,4 个通道同时采样,过采样率为 256:1。

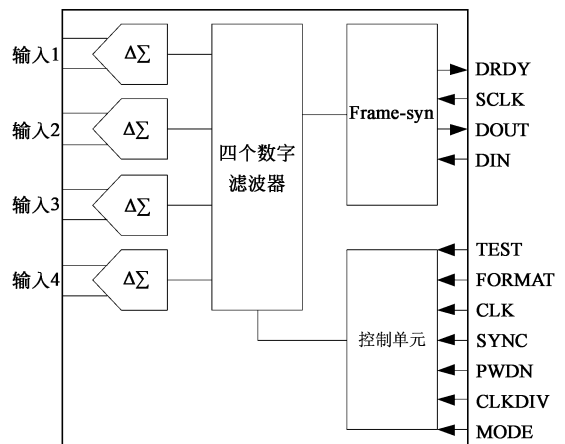


图 3 ADS1274 结构框图

Fig. 3 Block diagram of the ADS1274

图 4 所示是 ADS1274 的 SPI 接口时序图。其中,CLK 为采样时钟,SCLK 为 SPI 同步时钟,SCLK 下降沿时 DATA 移出一位数据,该芯片采用过采样形式,所以 CLK 频率应大于等于 SCLK 频率,这两个信号均为输入信号,本设计中均采用 25 MHz 的时钟。DRDY 为模数转换完成标志,DATA 为转换完成后的串行数据,这两个信号为输出信号。

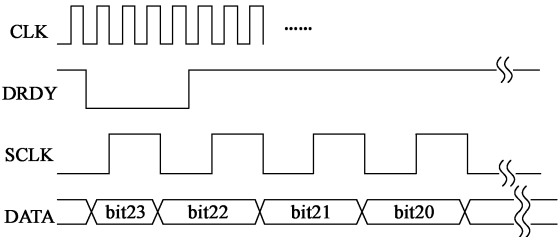


图 4 ADS1274 SPI 接口时序图
Fig. 4 ADS1274 SPI Interface Timing

为了提高分辨率,本设计从多方面着手考虑。首先,选用了 $\Delta\Sigma$ 型模数转换芯片,这种类型以高于信号所需采样频率数倍的频率采样,送入数字滤波器后进行平均和降采样,降低了对抗混叠滤波器的要求,提高了分辨率,如 ADS1274 就是以 256 倍的奈奎斯特频率采样。其次,利用模拟电路将伪差分信号变换为差分信号,有效降低了共模噪声。最后,在设计 PCB 时,将数字参考层和模拟参考层隔离,防止数字信号污染模拟信号。另外,提供稳定准确的参考电压也非常重要。

3.2 FPGA 主控模块

本模块 FPGA 选用了 Altera 的 EP1C12Q240I7,这款 FPGA 共有 52 个 M4K blocks,每个 M4K block 的容量为 4 608 bits,所以 FIFO 最大可以达到 239 616 bits。而其支持的频率能够达到 250 MHz,最大位宽为 36 bits,所以最大缓存速率为 9 Gbits/s,远大于本设计 8 bits $\times$ 25 MHz 的速度。由于采用的画幅大小为 1 280 Pixels,所以 FIFO 深度为 2 048 words。本设计中采用了两个 8 bits $\times$ 2 048 words 的 FIFO 如图 5 所示。

图 5 中单个 FIFO 工作过程为:当写请求 wrreq 有效,且写时钟 wrclk 产生上升沿的时候,data[7..0]上的数据将被写入 FIFO,直到写满信号 wrfull 有效,如果继续写的话,将会溢出。当读请求 rdreq 有效,且读时钟 rdclk 产生上升沿的时候,FIFO 中读指针所在位置的数据将被读出

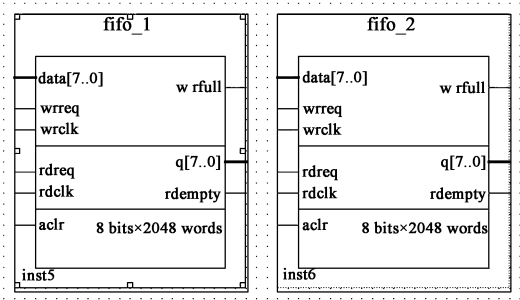


图 5 FIFO 原理图
Fig. 5 Schematic diagrams ofFIFO

到 q[7..0]上,直到读空信号 rdempty 有效,FIFO 中没有数据可以读。aclr 为异步清零信号,有效时读写指针复位,清除 FIFO 中的数据。

本设计 AD 产生数据的时序与 Camera Link 发送数据的时序的配合是关键。为了降低帧缓存的控制复杂度,本设计采用了双 FIFO 乒乓操作^[9]的方式进行数据缓冲,具体工作过程如下:

AD 开始采集后,首先将采集到的非图像数据写入第一个 FIFO 中写数,并开始计数,当写的数量达到 1 200 Bytes 时停止向第一个 FIFO 中写数,然后开始向第二个 FIFO 中写数,与此同时,图像控制信号有效,开始发送帧头和循环码,然后从第一个 FIFO 中读数,直到第一个 FIFO 的读空信号 rdempty 有效,表示将 1 200 Bytes 的数据已经全部通过 Camera Link 发送出去,然后发送帧尾,构建一幅完整的 1 280 Pixels 的图像。向第二个 FIFO 中写数的同时也在计数,写够 1 200 Bytes 的数据后开始重新向第一个 FIFO 中写数,并通过 Camera Link 按照上述方式发送第二个 FIFO 中的数,循环往复。每帧之间需要有一定长度的消隐间隔,在这段时间里等待另一个 FIFO 写满 1 200 Bytes 的数据。详细过程的流程图如图 6 所示。

本设计中关键点:

- (1)根据 ADS1274 的特点,每 256 个主时钟周期,会读入 96 bits 的数,转化为 8 bits 的并行数据存入 FIFO 中,时钟频率也随之降低。根据 Camera Link 协议,只有场有效位和行有效位同时有效时,才会从 FIFO 中读取数据并发送出去,图像控制信号都必须留有足够的消隐间隔^[10]。可见二者的时钟频率不同且数据不连续,所以需要采用异步 FIFO 进行数据缓冲。

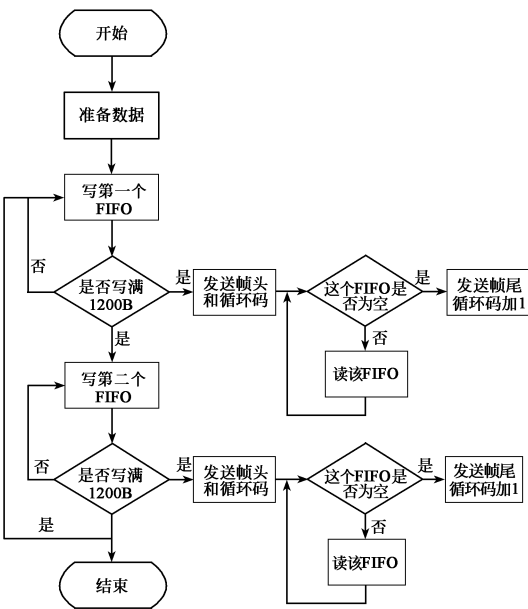


图 6 FIFO 乒乓操作流程

Fig. 6 Ping-pong operation flowchart

(2)FIFO 读出时钟频率远大于读入时钟频率,为了使二者的传输速度相匹配,并且不出现数据丢失,缓存完成一帧数据后才开始发送该帧数据,而且使用读空 rdempty 信号作为一帧数据结束的标志。

(3)如果画幅过大,FPGA 片上的 FIFO 资源会出现不够用的现象,需要外接 RAM,使得系统变得更加复杂,而且不易移植^[11]。如果画幅过小,图像中帧头,帧尾,循环码等冗余信息太多,降低了 Camera Link 的效率,所以画幅大小要适中,结合一次采样的数据量为 12 Bytes,选择了画幅大小为 1 280 Pixels,有效数据为其中的 1 200 Pixels。

3.3 图像数据传输采集解码

FPGA 发出的图像信息包括并行的像素数据、图像控制信号和时钟,需要根据 Camera Link 协议的 Base 模式将这些信号重新编码,经过 5 条 LVDS 线发送给图像采集卡^[12]。在本设计中,选用了 National Semiconductor 公司生产的 DS90CR285 作为 Camera Link 的发送芯片。它可以将 28 bits 的 TTL 数据转换为 4 路 LVDS 数据流,最高时钟频率为 66 MHz,单片最高传输速度为 231 MB/s。图像采集卡收到的数据为 .raw 格式。为了从图像数据中提取出有效数据,本设计利用 MATLAB 中的 guide 工具编写了一个解码程序,该软件实现从 .raw 格式的图像数据中提

取有效数据,并按 Excel 文件存储,便于记录及处理,其界面如图 7 所示。图像中除了采集数据之外,增加了循环码,用来检测有无丢帧,上位机中的循环中断处指示出丢帧的位置。



图 7 上位机软件界面

Fig. 7 PC software interface

4 仿真结果

本文用 Modelsim-Altera 对系统中的关键部分:FIFO 写操作过程和 Camera Link 时序进行了仿真。

图 8 为写 FIFO 的时序仿真图。sample_clk 为采样时钟,flag 为有数据输入的标志,作为 FIFO 的写请求信号,frame8_syn 为 8 bits 并行数据的同步时钟,可作为 FIFO 写时钟。从图中可以看出写时钟完全包含在写请求有效时间内,而时钟的上升沿在数据稳定后才产生,保证了采集到的数据被准确完整地写入 FIFO。



图 8 FIFO 操作时序

Fig. 8 FIFO operation timing



(a)



(b)

图 9 Camera Link 时序图

Fig. 9 Camera Link timing

图 9 为 Camera Link 的时序仿真图,图(b)为图(a)的局部放大。data_out 为图像每个像素的灰度值,Dval_out 为字有效信号,Lval_out 为行有效信号,Fval_out 为场有效信号。由图可见,图像控制信号同时为高电平时,数据总线上有数据并且保持稳定,保障了 FPGA 发送到 Camera Link 接口芯片的数据能够被正确的识别。

5 测 试

为了检测该数据采集传输系统的性能,对传输速率和有效分辨率进行了实际测试。传输速率评价了传输系统是否满足当前采样率的数据量。有效分辨率反映了采集系统的噪声特性。

5.1 传输速率

经解码分析,循环中断处没有显示,表明数据传输正确无误,100 kHz 采样率时无丢帧现象出现。图 10 为采集的图像数据。

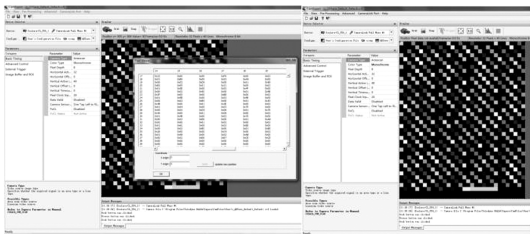


图 10 采集的图像

Fig. 10 Images acquired by CamExpert

5.2 有效分辨率

虽然本数据采集系统采用的是 24 bit AD 芯

片,但是由于外界干扰及噪声的影响,系统的有效分辨率无法达到 24 bit,而它是数据采集系统最重要的指标,因此测试了本系统的有效分辨率。

将输出端噪声全部折合为量化噪声,有效分辨率 N 与信噪比 SNR 的关系为式(3)。

$$SNR=6.02N+1.76=20\lg(V_{fullscale}/V_{short\ noise}), \tag{3}$$

SNR 为信号与噪声的功率比,在这里,用满量程输入电压 $V_{fullscale}$ 表示信号,短路输出噪声的均方根值 $V_{short\ noise}$ 代表噪声大小。本数据采集系统量程为 $\pm 2.5\text{ V}$,短路输入时测得噪声的均方根值为 $1.0987\times 10^{-5}\text{ V}$,可得,有效分辨率为 $N=18.79\text{ bit}$ 。

6 总 结

本设计完成了一个基于 Camera Link 的数据采集系统,系统采用 FPGA 控制模数转换芯片完成模数转换,并将数据处理后加上图像控制信号,转换成图像数据,最后经过上位机解码、存储。实验验证了系统可以实现分辨率为 24 bit,采样速率为 100 kHz 的 4 通道同步采集,有效分辨率可以达到 18.79 bit,能够满足采集四象限探测器电信号的要求。

此外,本方案可以通过提高像素时钟频率或增加每个像素的位宽(如使用 Medium 或者 Full 模式)来提高系统的数据吞吐量,可方便地应用于其他采集系统中,适应多种大数据量的应用场合。

参 考 文 献:

[1] 林志琦,李会杰,郎永辉,等.用四象限光电探测器获得光斑参数[J]. 光学精密工程,2009,17(4):764-770.
LIN Z Q, LI H J, LANG Y H, *et al.* Obtaining spot parameters by quadrant photodetectors[J]. *Optics and Precision Engineering*, 2009, 17(4): 764-770. (in Chinese)

[2] 赵馨,佟首峰,姜会林.四象限探测器的特性测试[J]. 光学精密工程,2010,18(10):2164-2170.
ZHAO X, TONG S F, JIANG H L. Experimental testing on characteristics of four-quadrant detector[J]. *Optics and Precision Engineering*, 2010, 18(10): 2164-2170. (in Chinese)

[3] DIXIT A, PORWAL V, MANGAIN A K, *et al.* High resolution quadrant detector based tip-tilt sensor for adaptive optics[C]. *Proceedings of the 17th International Workshop on the Physics of Semiconductor Devices*, Switzerland: Springer International Publishing, 2014: 503-504.

[4] 张雷,张国玉,刘云清.影响四象限探测器探测精度的因素[J]. 中国激光,2012,39(6):0605007.
ZHANG L, ZHANG G Y, LIU Y Q. Affecting factor for detection accuracy of four-quadrant detector[J]. *Chinese Journal of Lasers*, 2012, 39(6): 0605007. (in Chinese)

- [5] 杨祥清,赵海鹰,汪增福.具有 USB2.0 接口的 6 路实时同步数据采集卡设计[J]. 电光与控制,2008,15(6):91-95.
YANG X Q, ZHAO H Y, WANG Z F. Design of a 6-channel real-time simultaneous data acquisition board with USB2.0 interface[J]. *Electronics Optics & Control*, 2008, 15(6): 91-95. (in Chinese)
- [6] 薛林.高速 PCI 数据采集卡的设计与实现[D]. 南京:南京理工大学,2006.
XUE L. *The design and realization of high speed PCI data acquisition*[D]. Nanjing: Nanjing University of Science & Technology, 2006. (in Chinese)
- [7] 赵恩毅,陈善球,杨平,等.用于自适应光学系统的 80 bits CameraLink 接口相机优化设计[J]. 光电工程,2014,41(9):87-94.
ZHAO E Y, CHEN S Q, YANG P, *et al.* Optimization design of 80 bits cameraink interface camera for adaptive optics (AO) systems[J]. *Opto-Electronic Engineering*, 2014, 41(9): 87-94. (in Chinese)
- [8] 贾建禄,王建立,郭爽,等.基于 Camera Link 的高速图像采集处理器[J]. 液晶与显示,2010,25(6):914-918.
JIA J L, WANG J L, GUO S, *et al.* High speed image grabber and processor based on camera link[J]. *Chinese Journal of Liquid Crystals and Displays*, 2010, 25(6): 914-918. (in Chinese)
- [9] 潘松,黄继业,潘明.EDA 技术实用教程[M]. 第 4 版. 北京:科学出版社,2010.
PAN S, HUANG J Y, PAN M. Practical Course of EDA[M]. 4th ed. Beijing: Science Press, 2010. (in Chinese)
- [10] 韩红霞,王弟男,孙航.基于 FPGA 的相机特殊时序调整系统设计[J]. 液晶与显示,2011,26(4):523-526.
HAN H X, WANG D N, SUN H. Adjustment design for especial sequence of camera video based on FPGA[J]. *Chinese Journal of Liquid Crystals and Displays*, 2011, 26(4): 523-526. (in Chinese)
- [11] 林坤.基于 PCIe 的高速数据采集卡的 FPGA 设计与实现[D]. 成都:电子科技大学,2013.
LIN K. The FPGA design & implementation of high-speed DAC based on the PCIe bus[D]. Chengdu: University of Electronic Science and Technology of China, 2013. (in Chinese)
- [12] Automated Imaging Association. Specifications of the camera link interface standard for digital cameras and frame grabbers[EB/OL]. Ann Arbor: www.visiononline.org, 2000.

作者简介:杨兆龙(1990—),男,山西晋中人,硕士研究生,主要从事光斑位置检测、数据采集等方面的研究。

E-mail: mmzhenren@163.com

导师简介:吴志勇(1965—),男,内蒙通辽人,研究员,博士生导师,主要从事光电测控设备总体技术和光通信技术方面的研究。E-mail: wuzy@ciomp.ac.cn